

09/818911
U.S. PTO
03/28/01

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-93470

(43) 公開日 平成9年 (1997) 4月4日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 5/225			H 0 4 N 5/225	B
G 0 3 B 17/20			G 0 3 B 17/20	A
H 0 4 N 5/335			H 0 4 N 5/335	Z

審査請求 未請求 請求項の数7 F D (全 7 頁)

(21) 出願番号 特願平7-266209
(22) 出願日 平成7年 (1995) 9月21日

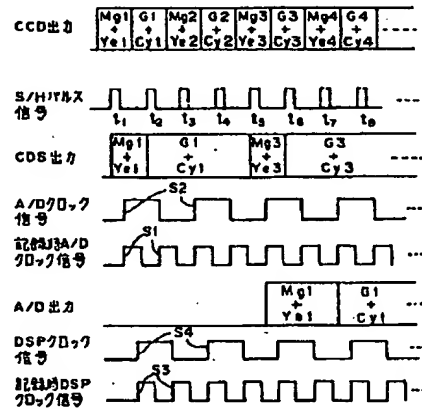
(71) 出願人 000000527
旭光学工業株式会社
東京都板橋区前野町2丁目36番9号
(72) 発明者 沢登 啓治
東京都板橋区前野町2丁目36番9号 旭光学
工業株式会社内
(74) 代理人 弁理士 松浦 孝

(54) 【発明の名称】 電子スチルカメラのモニタ制御装置

(57) 【要約】

【課題】 ファインダとして使用される表示装置による動画の表示における消費電力を削減する。

【解決手段】 CCDから出力される画素信号は、時刻 t_1 ではMg1とYe1の加算信号、時刻 t_2 ではG1とCy1の加算信号、時刻 t_3 ではMg2とYe2の加算信号、時刻 t_4 ではG2とCy2の加算信号、時刻 t_5 ではMg3とYe3の加算信号である。CCDから出力される画素信号を動画として画面に表示するモニタスルーモードにおいて、CDS回路では、時刻 t_1 、 t_2 においてサンプルホールド信号が入力され、時刻 t_3 、 t_4 ではサンプルホールド信号は入力されない。したがってCDS回路からは、時刻 t_1 と時刻 t_2 の間はMg1とYe1の加算信号が出力され、時刻 t_2 と時刻 t_3 の間はG1とCy1の加算信号が出力される。すなわちMg2、Ye2、G2、Cy2の画素信号は間引かれる。



【特許請求の範囲】

【請求項1】 撮像素子から出力される画素信号を静止画として記録媒体に記録することができる電子スチルカメラであって、前記撮像素子から出力される画素信号を動画として画面に表示するモニタスルーモードにより作動する表示装置と、前記静止画および動画の1画面における画素数を制御する画像制御手段とを備え、この画像制御手段は、前記モニタスルーモード時の画素数を、前記記録媒体に記録する時の画素数よりも少なくすることを特徴とする電子スチルカメラのモニタ制御装置。

【請求項2】 前記画像制御手段が、一定の周期でクロック信号を発生するクロック発生回路と、このクロック発生回路から出力されるクロック信号よりも少ないパルス信号に基づいて、前記撮像素子から出力される画素信号の一部をサンプルホールドしてA/D変換する画素信号処理手段とを備えることを特徴とする請求項1に記載の電子スチルカメラのモニタ制御装置。

【請求項3】 前記画素信号処理手段が前記クロック信号の一部のみを通過させるパルスゲート回路を備えることを特徴とする請求項2に記載の電子スチルカメラのモニタ制御装置。

【請求項4】 前記パルスゲート回路のゲート間隔が、前記撮像素子から読み出される画素信号により形成される画像の空間周波数の帯域が前記表示装置により表示可能な画像の空間周波数の帯域よりも低くならない程度の大きさであることを特徴とする請求項3に記載の電子スチルカメラのモニタ制御装置。

【請求項5】 前記画素信号処理手段が、前記クロック信号を分周することにより、このクロック信号よりも低周波数のパルス信号を発生する分周回路を備えることを特徴とする請求項2に記載の電子スチルカメラのモニタ制御装置。

【請求項6】 前記分周回路の分周数が、前記撮像素子から読み出される画素信号により形成される画像の空間周波数の帯域が前記表示装置により表示可能な画像の空間周波数の帯域よりも低くならない程度の大きさであることを特徴とする請求項5に記載の電子スチルカメラのモニタ制御装置。

【請求項7】 前記表示装置が液晶表示素子を有し、この液晶表示素子により表示可能な画像の空間周波数が前記撮像素子により撮像可能な最も高い空間周波数よりも低くなるように、前記液晶表示素子の表示ドット数が設定されていることを特徴とする請求項1に記載の電子スチルカメラのモニタ制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、撮像素子を介して得られる動画を表示する表示装置を有する電子スチルカメラに関する。

【0002】

【従来の技術】 従来電子スチルカメラとして、表示装置をファインダとして使用するものが知られている。表示装置は例えば液晶表示素子であり、液晶表示素子には、撮像素子を介して得られる動画がリアルタイムで表示される。すなわち撮影者は、液晶表示素子の画面を観察することによりシャッターリリースのタイミングを決定し、所望の静止画を記録媒体に記録することができる。

【0003】

【発明が解決しようとする課題】 ところが従来の表示装置は、撮像素子から出力される画素信号に所定の信号処理を施して動画として表示するように構成されており、1画面における画素数は静止画を記録媒体に記録する時と同じである。したがって、表示装置の動作のために記録時と同等の消費電力を必要とし、電源であるバッテリーの寿命が短くなるという問題があった。

【0004】 本発明は以上の問題点を解決するものであり、ファインダとして使用される表示装置による動画の表示における消費電力を削減することを目的としている。

【0005】

【課題を解決するための手段】 本発明に係る電子スチルカメラのモニタ制御装置は、撮像素子から出力される画素信号を動画として画面に表示するモニタスルーモードにより作動する表示装置と、静止画および動画の1画面における画素数を制御する画像制御手段とを備え、この画像制御手段は、モニタスルーモード時の画素数を記録媒体に記録する時の画素数よりも少なくすることを特徴としている。

【0006】 画像制御手段は例えば、一定の周期でクロック信号を発生するクロック発生回路と、このクロック発生回路から出力されるクロック信号よりも少ないパルス信号に基づいて、撮像素子から出力される画素信号の一部をサンプルホールドしてA/D変換する画素信号処理手段とを備える。

【0007】 画素信号処理手段はクロック信号の一部のみを通過させるパルスゲート回路を備えていてもよい。この構成において好ましくは、パルスゲート回路のゲート間隔は、撮像素子から読み出される画素信号により形成される画像の空間周波数の帯域が表示装置により表示可能な画像の空間周波数の帯域よりも低くならない程度の大きさである。画素信号処理手段は、クロック信号を分周することにより、このクロック信号よりも低周波数のパルス信号を発生する分周回路を備えていてもよい。この構成において好ましくは、分周回路の分周数は、撮像素子から読み出される画素信号により形成される画像の空間周波数の帯域が表示装置により表示可能な画像の空間周波数の帯域よりも低くならない程度の大きさである。

【0008】 表示装置は例えば液晶表示素子を有し、液晶表示素子の表示ドット数は、液晶表示素子により表示

可能な画像の空間周波数が撮像素子により撮像可能な最も高い空間周波数よりも低くなるように設定されている。

【0009】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。図1は本発明の第1の実施形態であるモニタ制御装置を備えた電子スチルカメラSVのブロック図である。

【0010】システム制御回路10はマイクロコンピュータであり、電子スチルカメラSVの全体の制御を行う。この電子スチルカメラSVはモニタスルーモードと記録モードにより動作可能である。モニタスルーモードでは、撮像素子を介して得られた動画が液晶表示素子によってリアルタイムで表示され、記録モードでは、静止画がメモリカード等の記録媒体に記録される。

【0011】撮影レンズ等から成る光学ブロック11を通った光線は、CCD（固体撮像素子）12の受光面に導かれ、これによりCCD12の受光面を構成するフォトダイオードには被写体像に対応した画素信号が発生する。CCD12の受光面には補色市松カラーフィルタが設けられ、すなわちCCD12から、マゼンタ、グリーン、イエローおよびシアンに対応した画素信号が出力される。

【0012】CCD12はCCDドライバ13によって駆動され、CCDドライバ13は第1のクロック発生回路14から一定の周期で出力されるクロック信号に基づいて作動する。すなわち、このクロック信号に同期して、CCD12から画素信号が出力され、相関二重サンプリング・サンプルホールド回路15に入力される。

【0013】画素信号はCDS回路15において、リセット雑音の除去等の所定の信号処理を施され、またサンプルホールドされてA/D変換器16に出力される。CDS回路15はパルスゲート回路17から出力されるサンプルホールド（S/H）パルス信号に応じて信号処理を行う。S/Hパルス信号は、記録モードでは、クロック発生回路14から出力されるパルス信号に同期しているが、モニタスルーモードでは、クロック発生回路14から出力されるパルス信号の一部のみを通過させることにより発生する。A/D変換器16は分周回路18から出力されるA/Dクロック信号に応じてA/D変換を行う。A/Dクロック信号は、記録モードでは、クロック発生回路14から出力されるパルス信号に同期しているが、モニタスルーモードでは、クロック発生回路14から出力されるパルス信号を分周することにより得られ、このパルス信号よりも低周波数のパルス信号である。

【0014】このようにCDS回路15、A/D変換器16、パルスゲート回路17および分周回路18は、モニタスルーモードにおいて、クロック発生回路14から出力されるクロック信号よりも少ないパルス信号に基づいて、CCD12から出力される画素信号の一部をサン

プルホールドしてA/D変換する画素信号処理手段を構成する。また、この画素信号処理手段とクロック発生回路14は、記録モードとモニタスルーモードにおいて、静止画および動画の1画面における画素数を制御する画像制御手段を構成する。

【0015】A/D変換器16においてデジタル信号に変換された画素信号は、画像メモリ19に格納される。画像メモリ19は例えば1フィールド分の画素信号を格納できる記憶容量を有している。

10 【0016】画像メモリ19から読み出された画素信号は映像信号処理（DSP）回路21に入力され、補色・原色変換、ホワイトバランス、ガンマ処理等の処理を施されてR信号、G信号およびB信号の原色信号に変換される。DSP回路21における信号処理は、分周回路18から出力されるDSPクロック信号に応じて実行され、このDSPクロック信号はA/Dクロック信号に対応して出力される。

20 【0017】DSP回路21から出力された原色信号はインターフェイス（I/F）回路22に入力され、メモリカード23に記録するための、あるいはこの電子スチルカメラSVの外部に設けられたコンピュータ24において処理するためのフォーマットに変換される。メモリカード23はカードコネクタ25に着脱可能であり、コンピュータ24は外部コネクタ26に着脱可能である。すなわちI/F回路22から出力された原色信号は、コネクタ25、26を介してメモリカード23あるいはコンピュータ24に転送される。記録モードでは、静止画がメモリカード23等に記録され、一方コンピュータ24において処理された信号は、メモリカード23あるいは

30 はハードディスク27に記録可能である。
【0018】またDSP回路21から出力された原色信号は、D/A変換器31においてアナログ信号に変換される。アナログの原色信号はモニタドライバ32において、例えばNTSC方式の信号に変換され、ビデオ出力コネクタ34を介して、外部に設けられたテレビジョン33に出力される。またアナログの原色信号は、LCDドライバ35を介して液晶表示素子36に出力される。液晶表示素子36はモニタスルーモードにおいて作動し、CCD12から出力される動画をリアルタイムで画面に表示する。LCDドライバ35は、第2のクロック発生回路37から一定の周期で出力されるクロック信号に基づいて動作し、これにより所定の画質の動画が液晶表示素子36に表示される。なお本実施形態において、液晶表示素子の1画面当りのドット数は、この液晶表示素子により表示可能な画像の空間周波数がCCD12により撮像可能な最も高い空間周波数よりも低くなるように設定されている。

40 【0019】第1および第2のクロック発生回路14、37はシステム制御回路10から出力される指令信号に従って動作し、所定の周波数のクロック信号を出力す

る。

【0020】システム制御回路10には操作部38が接続され、操作部38には、リリースボタン、あるいはモニタスルーモードと記録モードの設定を行うための切替スイッチ等が設けられている。リリースボタンを半押しすることにより、測光・測距動作が行われ、全押しすることにより、映像信号のメモ리카ード23への記録動作が行われる。

【0021】図2は、CCD12の受光面上に設けられた補色市松カラーフィルタ41の各カラーフィルタ要素の配列を示すものである。このカラーフィルタ41では、マゼンタ(Mg)、グリーン(G)、イエロー(Ye)およびシアン(Cy)を透過させる各カラーフィルタ要素が規則的に配置されている。すなわち、例えば破線C1により囲まれる、水平方向および垂直方向にそれぞれ2画素ずつ並べて成る計4画素には、Gの他に、補色の異なる分光特性を有するMg、YeおよびCyの3画素が設けられている。

【0022】CCD12において発生した画素信号は、図4を参照して述べるように、いわゆる2行同時読出方式によってCCD12から読み出される。静止画をメモ리카ード23に記録する記録モードでは、全ての画素信号がCCD12から読み出されるが、液晶表示素子36をファインダとして使用するモニタスルーモードでは、図3に示すように、CCD12によって得られる画像の空間周波数の帯域B1の大きさと比較し、液晶表示素子36によって表示可能な空間周波数の帯域B2は約1/2である。したがって、CCD12から出力される画像信号の約半分が間引かれる。

【0023】図4は、CCD12から2行同時読出方式によって出力される画素信号を示している。図において縦方向に並ぶMg1とYe1の画素信号は、相互に加算されてCCD12から出力され、同様に、縦方向に並ぶG1とCy1の画素信号も相互に加算されてCCD12から出力される。第1の行H1において、MgとGの画素信号のうち奇数番目の信号(符号J1)はCCD12から読み出されるが、偶数番目の信号(符号J2)は間引かれ、読み出されない。同様に、第2の行H2において、YeとCyの画素信号のうち奇数番目の信号(符号K1)はCCD12から読み出されるが、偶数番目の信号(符号K2)は読み出されない。

【0024】図5は、モニタスルーモードと記録モードにおける、各信号を示すタイミングチャートである。

【0025】CCD12からは、クロック発生回路14から出力されるクロック信号に同期して、第1の行のMg1と第2の行のYe1とが加算されて出力され、次いで第1の行のG1と第2の行のCy1とが加算されて出力される。以下同様に、Mg2とYe2の加算信号、G2とCy2の加算信号、Mg3とYe3の加算信号、G3とCy3の加算信号・・・の順に出力される。

【0026】パルスゲート回路17においてS/Hパルス信号は、記録モードでは、クロック発生回路14から出力されるパルス信号に同期して、時刻 t_1 、 t_2 、 t_3 、 t_4 ・・・において、等間隔に出力されるが、モニタスルーモードでは、時刻 t_5 、 t_6 、 t_7 、 t_8 ・・・において発生するS/Hパルス信号は間引かれ、時刻 t_1 、 t_2 、 t_3 、 t_4 ・・・において発生するS/Hパルス信号のみが出力される。

【0027】CDS回路15ではS/Hパルス信号の立ち上がりによって、その時CCD12から入力された画素信号がサンプルされ、S/Hパルス信号の立ち下がりによってホールドされる。すなわちモニタスルーモードでは、時刻 t_1 と時刻 t_2 の間はMg1とYe1の加算信号がサンプルホールドされ、時刻 t_2 と時刻 t_3 の間はG1とCy1の加算信号がサンプルホールドされる。また時刻 t_3 と時刻 t_4 の間はMg3とYe3の加算信号がサンプルホールドされ、時刻 t_4 と時刻 t_5 の間はG3とCy3の加算信号がサンプルホールドされる。

【0028】CDS回路15から出力されるMg1、Ye1等の画素信号は、A/D変換器16において、A/Dクロック信号の立ち上がりによって同期してA/D変換される。A/Dクロック信号は、記録モードでは、符号S1により示すように時刻 t_1 、 t_2 、 t_3 、 t_4 ・・・の直後に立ち上がるが、モニタスルーモードでは、符号S2により示すように時刻 t_5 、 t_6 、 t_7 、 t_8 ・・・の直後に立ち上がる。すなわちA/Dクロック信号は、記録モードではクロック発生回路14のパルス信号に対応して出力され、モニタスルーモードでは、クロック発生回路14のパルス信号の1/2の周波数を有しており、このタイミングによりMg1とYe1の加算信号、G1とCy1の加算信号、Mg3とYe3の加算信号、G3とCy3の加算信号・・・がA/D変換される。なおMg1とYe1の加算信号は時刻 t_2 の後、A/D変換器16から出力され、G1とCy1の加算信号は時刻 t_3 の後、A/D変換器16から出力される。

【0029】DSP回路21では、分周回路18から出力されるDSPクロック信号に同期して、補色・原色変換等の処理が行われる。DSPクロック信号は、記録モードでは、符号S3により示すようにA/Dクロック信号S1に応じて立ち上がるが、モニタスルーモードでは、符号S4により示すようにA/Dクロック信号S2に応じて立ち上がる。すなわちDSPクロック信号の出力タイミングはA/Dクロック信号に対応しており、モニタスルーモードと記録モードのいずれであっても、DSP回路21ではA/D変換に対応して処理が行われる。

【0030】このように本実施形態では、記録モード時、CCD12から出力される全ての画素信号が読み出され、DSP回路21等において所定の処理を施されてメモ리카ード23に静止画として記録されるが、モニタ

スルーモード時、CCD 12から出力される全ての画素信号がCDS 15によって読み出されるのではなく、約半分の画素信号は間引かれ、CDS 15によって読み出されない。すなわちモニタスルーモード時の動画の1画面当りの画素数は、メモリカード23に記録される静止画の1画面の画素数よりも少ない。

【0031】したがってモニタスルーモード時、A/D変換器16とDSP回路21における信号処理の回数が記録モード時よりも少なくなり、これにより消費電力が減少し、電子スチルカメラSVの電源であるバッテリーの

$$52.7 \mu\text{sec} / (1/f_x \times 2) \times 3/4 = x \times 3/4 = 140 \dots (1)$$

ただし、 $52.7 \mu\text{sec}$ は1水平走査期間の時間で、 f_x はサンプリング周波数で1.77MHzである。一方CCD 12の有効水平画素数は768であり、液晶表示素子36の約4倍である。したがって、DSP回路21等の信号処理系に起因する信号劣化を考慮すると、CCD 12から出力される画素信号をCDS回路15によって1/3まで間引いても、液晶表示素子36における表示画像の画質は、CCD 12により得られる、画素信号をCDS回路15で間引かなかった時の表示画像の画質と同等である。

【0033】上述したように、画素信号の間引きはパルスゲート回路17の作用、すなわちパルスゲート回路17のゲート間隔の制御に基づいて行われ、また、分周回路18の分周数は、A/D変換器16のA/D変換とDSP回路21の信号処理のタイミングがCDS回路15の出力タイミングに合致するように制御される。すなわちパルスゲート回路17のゲート間隔と分周回路18の分周数は、CCD 12から読み出される画素信号によって形成される画像の空間周波数の帯域が液晶表示素子36により表示される画像の空間周波数の帯域よりも低くならない程度の大きさである。

【0034】次に図6と図7を参照して、第2の実施形態を説明する。第2の実施形態では、CCD 12の受光面上に設けられるカラーフィルタ42は、図6に示すような配列のカラーフィルタ要素を有している。このカラーフィルタ42はストライプ型であり、レッド(R)、グリーン(G)およびブルー(B)の各フィルタ要素がこの順に配設されている。図において、R、GおよびBの各フィルタ要素の下側には、それぞれR、GおよびBの各フィルタ要素が設けられている。すなわちRのフィルタ要素の列とGのフィルタ要素の列とBのフィルタ要素の列とが、この順に設けられている。

【0035】図7は、モニタスルーモードと記録モードにおける、各信号を示すタイミングチャートである。

【0036】CCD 12は、画素信号が1行ずつ出力される構成を有し、R、G、Bの画素信号が交互にCCD 12から出力される。これらの信号をここではR1、G1、B1、R2、G2、B2、R3、G3、B3...とする。

寿命が長くなる。

【0032】ここでCCD 12の1画面当りの画素数が41万であり、NTSC方式によって画素信号が読み出され、また液晶表示素子36の画面の1本の水平線のドット数が280であり、ドット配列がR、G、Bのデルタ配列であると仮定する。この場合、液晶表示素子36の水平解像度は、 $3/4 \times 2/3 \times 280 = 140$ 本となり(2/3を乗じているのは、デルタ配列であるため)、140本を得るのに必要なCCD 12の有効水平画素数 x は下記の式(1)より187となる。

【0037】パルスゲート回路17において第1のS/Hパルス信号は、記録モードでは、クロック発生回路14のパルス信号に同期して、時刻 t_1 、 t_2 、 t_3 、 t_4 ...において出力されるが、モニタスルーモードでは、時刻 t_1 、 t_2 、 t_3 、 t_7 、 t_8 、 t_9 ...において出力される。すなわちモニタスルーモードでは、時刻 t_4 、 t_5 、 t_6 においてS/H信号は間引かれる。

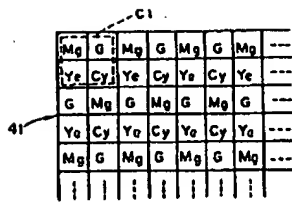
【0038】CDS回路15において、モニタスルーモード時、時刻 t_1 と時刻 t_2 の間はR1、時刻 t_2 と時刻 t_3 の間はG1、時刻 t_3 と時刻 t_7 の間はB1がサンプルホールドされ、出力される。同様に時刻 t_7 と時刻 t_8 の間はR3、時刻 t_8 と時刻 t_9 の間はG3、時刻 t_9 と時刻 t_{10} の間はB3がサンプルホールドされ、出力される。

【0039】CDS回路15には、さらにサンプルホールド回路が設けられている。このサンプルホールド回路では、パルスゲート回路17から出力される第2のS/Hパルス信号に基づいてサンプルホールドが行われ、第2のS/Hパルス信号は、記録モードでは、時刻 t_1' 、 t_2' 、 t_3' 、 t_4' ...において出力され、モニタスルーモードでは、時刻 t_1' 、 t_2' 、 t_3' 、 t_7' 、 t_8' ...において出力される。すなわちモニタスルーモードでは、時刻 t_4' 、 t_5' 、 t_6' において第2のS/H信号は間引かれる。なお、第2のS/Hパルス信号は第1のS/Hパルス信号の立下りに同期して立ち上がる。

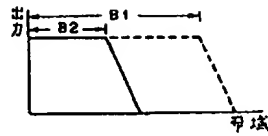
【0040】CDS回路15において第1のS/Hパルス信号に従ってサンプルホールドされた画素信号(R1、G1、B1、R3、G3、B3...)は、サンプルホールド回路においてサンプルホールドされ、モニタスルーモードでは、時刻 t_1' と時刻 t_2' の間はR1、時刻 t_2' と時刻 t_3' の間はG1、時刻 t_3' と時刻 t_7' の間はB1がCDS回路15から出力される。

【0041】CDS回路15から出力されるR1、G1およびB1等の画素信号は、A/D変換器16において、A/Dクロック信号の立ち上がり同期してA/D変換される。A/Dクロック信号は、記録モードでは、符号T1により示すように時刻 t_1' 、 t_2' 、 t_3' 、 t_4' ...の直後に立ち上がるが、モニタスルーモードでは、符号T2により示すように時刻 t_1' 、 t_2' 、 t_3' 、 t_7' ...の直後に立ち上がる。すなわちA/Dクロック信号は、記録モー

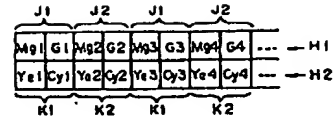
【図2】



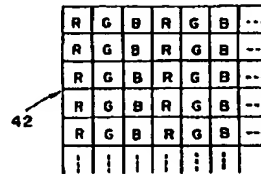
【図3】



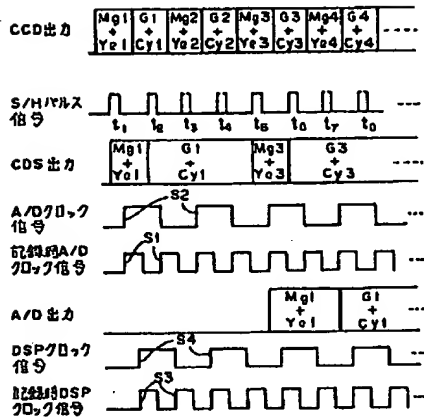
【図4】



【図6】



【図5】



【図7】

